

# ТЕСТЕР ДТА – 101

РУКОВОДСТВО ПО ЭКСПЛУАТАЦИИ

БИСЕ. 469 435.054 РЭ

Версия 1.1

Содержание

ВВЕДЕНИЕ.....	3
1. ОПИСАНИЕ И Р БОТ ВЕР-ТЕСТЕР «ДТА-101» .....	4
1.1. Назначение .....	4
1.2. Технические данные.....	4
1.3. Состав ВЕР-ТЕСТЕР «ДТА-101» .....	8
1.4. Устройство и Р БОТ ВЕР-ТЕСТЕР «ДТА-101».....	9
1.5. Маркировка и пломбирование .....	10
1.6. Устройство и Р БОТ ВЕР-ТЕСТЕР «ДТА-101».....	11
2. ИСПОЛЬЗОВАНИЕ ВЕР-ТЕСТЕР «ДТА-101» .....	13
2.1. Общие указания по эксплуатации ВЕР-ТЕСТЕР «ДТА-101».....	13
2.2. Подготовка к Р БОТЕ .....	13
2.3. Управление тестером и индикация.....	13
2.4. Связь ВЕР-ТЕСТЕР «ДТА-101» с внешней ПЭВМ .....	23

## ВВЕДЕНИЕ

Настоящее руководство по эксплуатации (РЭ) предназначено для изучения устройств ДТА-101 и содержит технические данные и сведения об устройстве и работе тестера и его составных частей.

В настоящем документе приняты следующие обозначения и сокращения:

- DCE ( ПД) - паспорт переданных;
- DTE (ООД) - окончное оборудование данных;
- ПЛИС - программируемая логическая интегральная схема ;
- ПСП - псевдослучайная последовательность;
- ЖКИ - жидкокристаллический индикатор;
- ЗГ - задающий генератор;
- СРУ - центральное процессорное устройство;
- ПК - персональный компьютер (ПЭВМ);
- ПО - программное обеспечение;
- ТЗ - техническое задание.

## 1. ОПИСАНИЕ И РАБОТА ВЕР-ТЕСТЕРА «DTA-101»

### 1.1. Назначение

Высокоскоростной ВЕР-тестер цифровых каналов «DTA-101» предназначен для диагностики синхронных каналов переданных с заданной скоростью.

### 1.2. Технические данные

#### 1.2.1 Конструктивные параметры:

- габаритные размеры ВЕР-тестера «DTA-101» – 211x101x27 мм,

- масса ВЕР-тестера «DTA-101», не более – 0,5 кг.

#### 1.2.2 Электропитание

1.2.2.1 Электропитание тестера осуществляется от выносного блока питания.

1.2.2.2 Напряжение питания – +9В.

1.2.2.3 Ток, потребляемый тестером, не более 0,5 А.

#### 1.2.3 Основные характеристики ВЕР-тестера «DTA-101»

1.2.3.1 Скорость переданного испытательного сигнала от 64 кбит/с до 2048 кбит/с, кратная 64 кбит/с.

1.2.3.2 Генерация испытательного сигнала в виде:

- а) постоянная единица;
- б) постоянный ноль;
- в) детерминированный пользовательный бит;
- г) ПСП длиной  $2^9-1$ ;
- д) ПСП длиной  $2^9-1$  с принудительным вводом ошибок.

1.2.3.3 Синхронизация переданного испытательного сигнала от:

- а) внутреннего генератора;
- б) внешней частоты.

1.2.3.4 Синхронизация принятого сигнала от:

- а) внутреннего генератора;
- б) внешней частоты;
- в) инвертированной частоты принимаемых данных на входе тестера.

1.2.3.5 Прием испытательного сигнала в виде ПСП  $2^9-1$ .

1.2.3.6 Вывод бит принятой информации на ЖКД.

1.2.3.7 Тестируемые синхронные интерфейсы - RS-232/V.24, RS-449/V.36, RS-530, V.35.  
(выбираются подключением необходимого кабеля-переходник).

1.2.3.8 Режим работы тестера - DTE или DCE (выбирается подключением необходимого кабеля-переходник).

1.2.3.9 Вывод необходимых сигналов цепей готовности тестируемых интерфейсов.

1.2.3.10 Регистрируются при приеме ПСП 2<sup>9</sup>-1:

- отсутствие входного испытательного сигнала ПСП;
- регистрация и счет битовых ошибок в ПСП – от 0 до 999999;
- отсутствие входной частоты принимаемых;
- отсутствие входной частоты переданных.

1.2.3.11 Оптическая и акустическая индикация в рий.

1.2.3.12 Определение:

- коэффициент битовых ошибок – от 1 до  $4,4 \times 10^{-11}$ ;
- количество блоков с ошибками (EB) – от 0 до 9999;
- количество секунд с ошибками (ES) – от 0 до 9999;
- количество секунд порожженных ошибками (SES) – от 0 до 9999;
- тип используемого интерфейс ;
- режим работы тестера – DTE или DCE;
- состояние сигналов готовности тестируемого интерфейс ;
- значение рбочей частоты синхронизации по приему.

1.2.3.13 Максимальная длительность сеанса измерения – 24 ч .

1.2.3.14 Обеспечивается стык RS-232 с внешней ПЭВМ для создания листингов отчетов о результатах измерений.

1.2.3.15 Имеет энергонезависимую память для хранения результатов измерений.

1.2.4 Основные параметры универсального интерфейсного стыка .

Универсальный интерфейсный стык, далее УИ, обеспечивает возможность подключения тестируемых изделий к BER-тестеру «DTA-101». Под тестируемыми изделиями понимаются устройств (DTE или DCE), поддерживающие следующие типы стандартных синхронных цифровых интерфейсов: RS-232/V.24, RS-449/V.36, RS-530, V.35.

1.2.4.1 Скорость обмена через интерфейсы:

- RS-232/V.24 - не более 128 кбит/с;
- RS-449/V.36, RS-530, V.35. - не более 2048 кбит/с.

1.2.4.2 Выбор типа цифрового интерфейс осуществляется путем подключения соответствующего интерфейсного кабеля.

1.2.4.3 Для вывода УИ стык BER-тестер используется 25-контактный разъем DB-25(F);

1.2.4.4 Сигналы УИ стык приведены в таблице 1

№ кон.	Сигн л	Опис ние	Примеч ние
2	RXD A	Receive Data	ВЫХОД
14	RXD B	Receive Data	ВЫХОД
24	RXC A	Receive Clock	ВЫХОД
11	RXC B	Receive Clock	ВЫХОД
15	TXC A	Transmit Clock	ВЫХОД
12	TXC B	Transmit Clock	ВЫХОД
17	CLK A	External Clock	ВХОД
9	CLK B	External Clock	ВХОД
3	TXD A	Transmit Data	ВХОД
16	TXD B	Transmit Data	ВХОД
4	CTS A	Clear To Send	ВЫХОД
19	CTS B	Clear To Send	ВЫХОД
20	DSR A	Data Set Ready	ВЫХОД
23	DSR A	Data Set Ready	ВЫХОД
8	DCD A	Data Carrier Detect	ВЫХОД
10	DCD B	Data Carrier Detect	ВЫХОД
6	DTR A	Data Terminal Ready	ВХОД
22	DTR B	Data Terminal Ready	ВХОД
5	RTS A	Request To Send	ВХОД
13	RTS B	Request To Send	ВХОД
7	S. GND	Signal Ground	Общий провод
25	DTE/DCE	Режим DTE/DCE	Не подключать
18	M0	Код интерфейса см. Т бл. 3	Для установки тип интерфейса соответствующие контакты 3 мкнуть к конт.7 (GND)
21	M1		
1	M2		

Режим DTE

Т блиц 16

№ кон.	Сигн л	Опис ние	Примеч ние
3	RXD A	Receive Data	ВХОД
16	RXD B	Receive Data	ВХОД
17	RXC A	Receive Clock	ВХОД
9	RXC B	Receive Clock	ВХОД
15	TXC A	Transmit Clock	ВХОД
12	TXC B	Transmit Clock	ВХОД
24	CLK A	External Clock	ВЫХОД
11	CLK B	External Clock	ВЫХОД
2	TXD A	Transmit Data	ВЫХОД
14	TXD B	Transmit Data	ВЫХОД
5	CTS A	Clear To Send	ВХОД
13	CTS B	Clear To Send	ВХОД
6	DSR A	Data Set Ready	ВХОД
22	DSR B	Data Set Ready	ВХОД
8	DCD A	Data Carrier Detect	ВХОД
10	DCD B	Data Carrier Detect	ВХОД
20	DTR A	Data Terminal Ready	ВЫХОД
23	DTR B	Data Terminal Ready	ВЫХОД
4	RTS A	Request To Send	ВЫХОД
19	RTS B	Request To Send	ВЫХОД
7	S. GND	Signal Ground	Общий провод
25	DTE/DCE	Режим DTE/DCE	З мкнуть н конт.7 (GND)
18	M0	Код интерфейс см. Т бл.3	Для уст новки тип интерфейс соответствующие конт кты з мкнуть н конт.7 (GND)
21	M1		
1	M2		

БИСЕ. 469435.054 РЭ

1.2.4.5 Уровни сигналов УИ по значениям в таблице 2

Таблица 2

Сигнал	RS-232/V.24	RS-449/V.36	RS-530	RS-530A	V.35
RXD	V.28	V.11	V.11	V.11	V.35
RXC	V.28	V.11	V.11	V.11	V.35
TXC	V.28	V.11	V.11	V.11	V.35
CLK	V.28	V.11	V.11	V.11	V.35
TXD	V.28	V.11	V.11	V.11	V.35
CTS	V.28	V.11	V.11	V.11	V.28
DSR	V.28	V.11	V.11	V.10	V.28
DSR	V.28	V.11	V.11	V.11	V.28
DCD	V.28	V.11	V.11	V.11	V.28
DTR	V.28	V.11	V.11	V.10	V.28
RTS	V.28	V.11	V.11	V.11	V.28

Для дифференциальных сигналов (с уровнями V.11, V.35) должны использоваться оба провода (А и В). Для недифференциальных сигналов (с уровнями V.10, V.28) должен использоваться только один провод (провод В должен оставаться неподключенным).

Таблица 3. Код интерфейса.

Тип интерфейса	M0 (контакт 18)	M1 (контакт 21)	M2 (контакт 1)
RS530A	NC	GND (контакт 7)	GND (контакт 7)
RS530	GND (контакт 7)	NC	GND (контакт 7)
V.35	GND (контакт 7)	GND (контакт 7)	NC
RS449/V.36	NC	GND (контакт 7)	NC
V.28/RS232	GND (контакт 7)	NC	NC

1.3. Состав в ВЕР-тестере «DTA-101»

Таблица 4

Наименование	Количество
Тестер DTA-101	1
Блок питания	1
Кабель переходник V.35 DTE	1
Кабель переходник V.35 DCE	1



## 1.4. Устройство и принцип работы ВЕР-тестер «DTA-101»

### 1.4.1 Общие сведения

ВЕР-тестер цифровых интерфейсов «DTA-101» обеспечивает формирование сигналов цепей готовности, синхронизации и тестового сигнала перед тем со скоростями от 64 кбит/с до 2048 кбит/с заданного интерфейса со структурой, заданной в меню тестера, также прием сигналов цепей готовности, синхронизации и данных их анализ, индикацию результатов и связь с внешней ПЭВМ для получения листингов отчетов о результатах измерений.

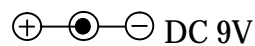
### 1.4.2 Конструкция

В корпусе тестера установлены:

- дисплей 4 строки по 16 символов в каждой;
- тестовый 21 кнопку;
- плата тестера DTA-101.01.

На корпусе ВЕР – тестер «DTA-101» имеются разъемы со следующими группировками (см. таблицу 5 и рисунок 1):

Таблица 5

Группировка	Назначение разъем
 DC 9V	Вход подключения внешнего блока питания
V.35/V.36/RS-232/RS-449/RS-530	Для подключения тестируемого синхронного канала данных
RS-232	Для подключения шнура связи с ПЭВМ по последовательному порту

### 1.4.3 Структура тестового сигнала.

Таблица 6

ПСП (PRBS)	Период (в тактах)	Структура последовательности (ряды, складываемые по модулю 2)	Максимальное число нулей подряд
2 <sup>9</sup> -1	511	5, 9	8

1.4.4 Функции управления индикатором, управление приемной и передающей частями тестера, обслуживание клавиатуры, заданные режимы и длительности измерений, регистрация моментов возникновения и длительности врывов, счет количеств ошибок, вычисление коэффициента ошибок, организация связи с внешней ПЭВМ выполняет плата DTA-101.01.

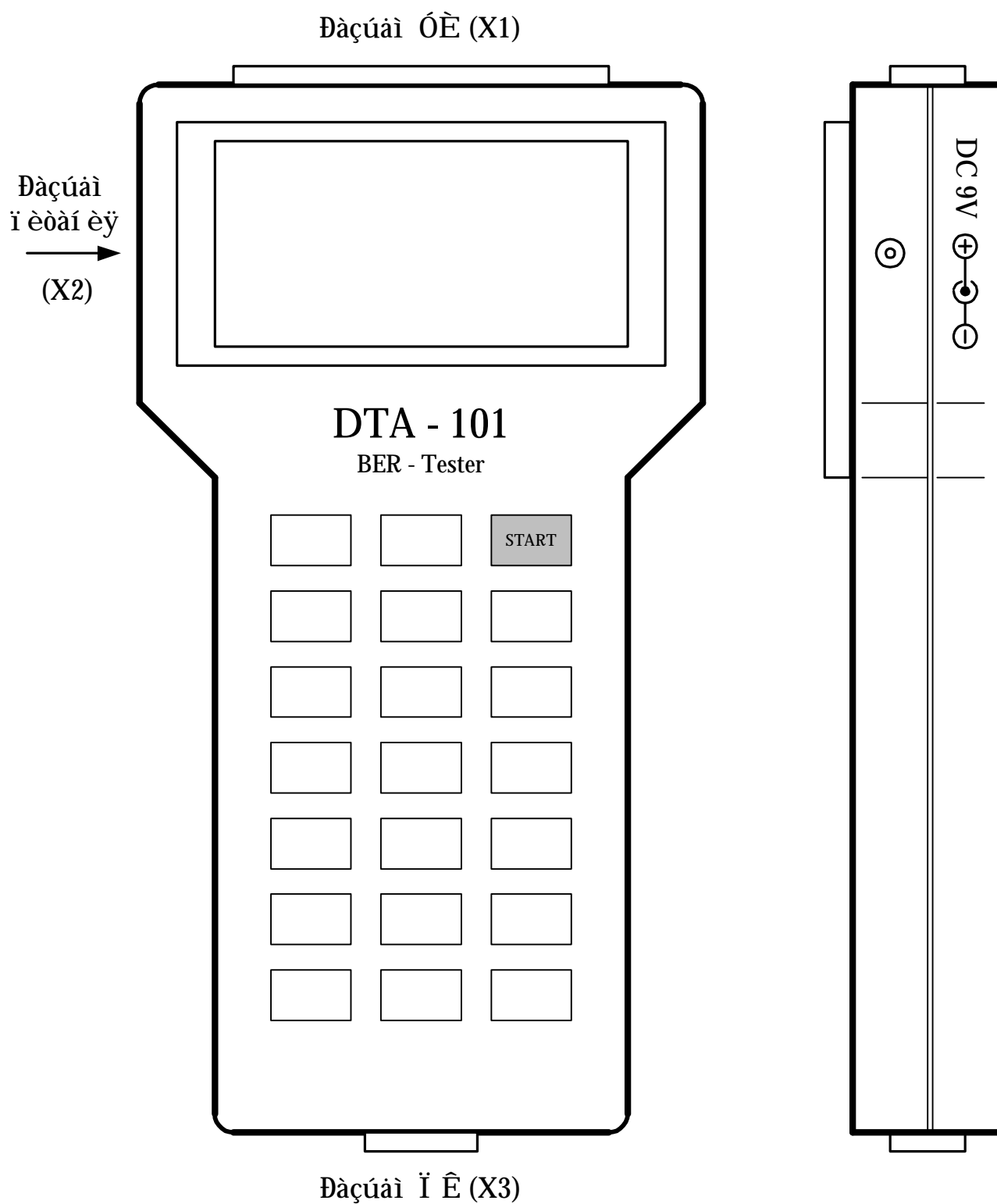


Рисунок 1. Р сполжение основных элементов BER-тестер «DTA-101».

### 1.5. М ркировка и пломбиров ние

1.5.1 Тестер имеет пл нку с обозн чением тов рного зн к предприятия изготовителя, тип , порядкового номер и год изготовления.

## 1.6. Устройство и работа BER-тестер «DTA-101»

BER-тестер «DTA-101» позволяет организовать диагностику одного синхронного канала перед чидными.

BER-тестер «DTA-101» может применяться при пуско-наладочных работах и эксплуатации для контроля и диагностики оборудования перед чидными, функционирующего в режиме DTE или DCE и использующего цифровые синхронные интерфейсы: RS-232/V.24, RS-449/V.36, RS-530, V.35.

Структурная схема BER-тестер «DTA-101» приведен на рис.2 и содержит следующие части:

- формирователь тестового сигнала;
- анализатор принимаемого сигнала;
- контроллер клавиатуры;
- буфер команд и результатов;
- управляющее устройство;
- универсальный интерфейсный блок;
- энергонезависимая память;
- задающий генератор;
- центральное процессорное устройство (CPU);
- драйвер RS-232;
- источник питания;
- триггер включения питания.

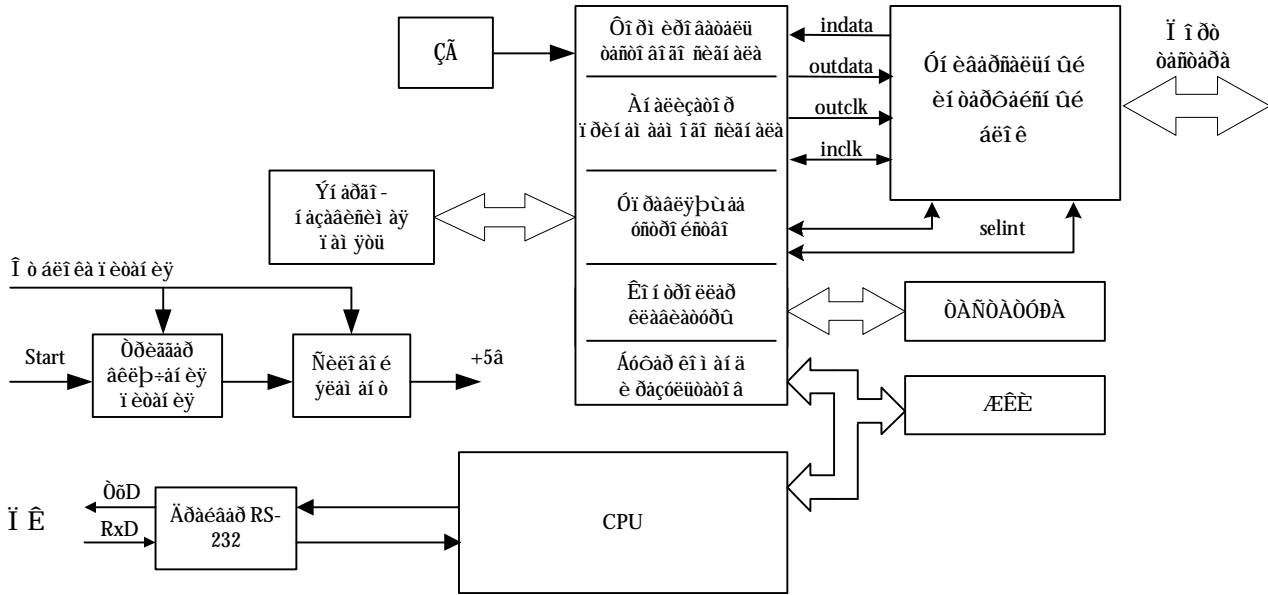


Рисунок 2. Структурная схема DTA-101

Здесь генератор формирует частоту 16384 кГц, которая поступает на один из тактовых входов формирователя тестового сигнала. Другим тактовым входом этого формирователя является вход **inclk**, подключенный к принимающей тактовой частоте с универсального интерфейсного блока.

Таким образом, тестовый сигнал может быть сформирован как с помощью ЗГ, так и от принимающей тактовой частоты.

В качестве тестового сигнала, в зависимости от сигналов управления, поступающих по шине адреса и данных, формирователем может быть сформирован один из сигналов, указанных в п. 1.2.3.2. настоящего РЭ.

Для формирования выходного сигнала тестер согласно рекомендациям V.35, V.36, RS-232, RS-449, RS-530 формирователь тестового сигнала выдает универсальный интерфейсный блок двоичные сигналы **outdata**, **outclk**.

Универсальный интерфейсный блок под контролем управляющего устройств обеспечивет преобразование двоичного сигнала в сигналы с уровнями заданного интерфейса (V.35, V.36, RS-232, RS449, RS-530) и осуществляет обратное преобразование для согласования ПДС с линией принимаемого сигнала.

Линейный приемный сигнал выполняет функции линейного входного потока данных и проверяет структуру, определяет наличие сигналов готовности интерфейсов, осуществляет подсчет возможных ошибок и в реальных, временно хранит биты принятой информации.

Управление и контроль конфигурации устройств осуществляется с клавиатуры через центральное процессорное устройство (CPU).

По программе в памяти процессора, происходит обмен по шине адреса/данные. Микропроцессор выставляет на шину данные управляющие воздействия, запоминяемые внутренними регистрами буфером команд и результатов.

Результаты измерений, информация об авариях и ошибках хранится в энергонезависимой памяти и могут быть считаны через последовательный порт RS-232 в сторону внешней ПЭВМ.

Управление ЖКИ индикатором происходит через параллельный порт по программе процессора. Обслуживание стантуры обеспечивается по шине обслуживания, линии которой разделены на две группы – возврат и сканирование.

Клaviш "START" стантуры через соответствующие линии подключен к триггеру включения питания, управляющему подключением питания к узлам тестера.

Обмен данными между тестером «DTA-101» и ПК происходит через последовательный порт с использованием драйвера интерфейса RS-232.

Питание основных элементов платы DTA-101.01 производится от напряжения +5 В, вырабатываемым микросхемой преобразователя (силовой элемент). Для защиты от переполюсовки и короткого замыкания в цепях первичного напряжения установлены диоды. Предусмотрены также фильтры от пульсаций по первичному питанию.

## 2. ИСПОЛЬЗОВАНИЕ ВЕР-ТЕСТЕР «DTA-101»

### 2.1. Общие указания по эксплуатации ВЕР-тестера «DTA-101».

2.1.1 Перед вскрытием упаковки проверьте ее целостность. Распакуйте тестер. Проверьте комплектность согласно описи содержимого, находящегося в упаковке.

2.1.2 Оберегайте тестер и блок питания от ударов, попадания влаги, длительного воздействия прямых солнечных лучей. После пребывания на холоде тестер и блок питания должны быть выдержаны перед включением при комнатной температуре в течение двух часов.

2.1.3 При длительных перерывах в работе тестера рекомендуется отключить тестер и блок питания от сети.

2.1.4 По питанию тестер может эксплуатироваться от сети 220 В частотой 50 Гц с помощью блока питания.

### 2.2. Подготовка к работе

2.2.1 Подключите блок питания к разъему питания (X2) тестера.

2.2.2 Подключите необходимый шнур (БИСЕ или ии логичный) в соответствии с типом тестируемого интерфейса к разъему УИ (X1) тестера.

2.2.3 После выполнения предыдущих пунктов тестер DTA – 101 готов к эксплуатации.

### 2.3. Управление тестером и индикация

2.3.1 Способы подключения тестера «DTA-101» к контролируемой аппаратуре показаны на рисунке 3 и рисунке 4.

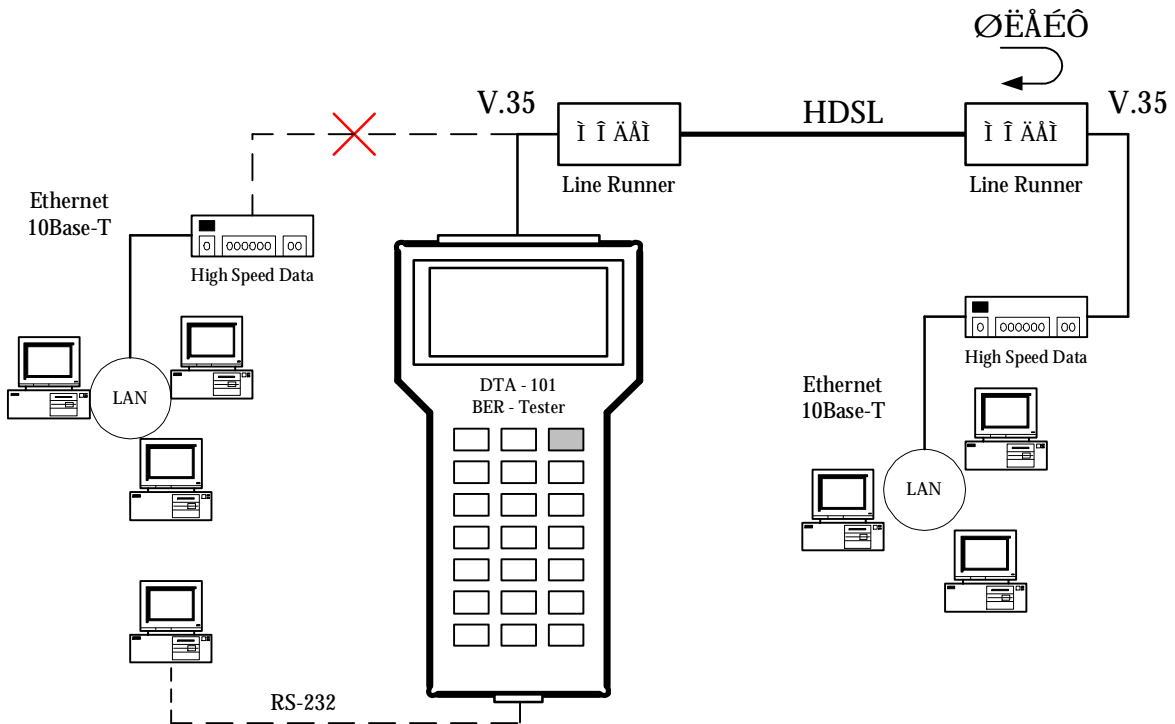


Рисунок 3. Тестирование по маршруту перед членскими с замыканием шлейфа.

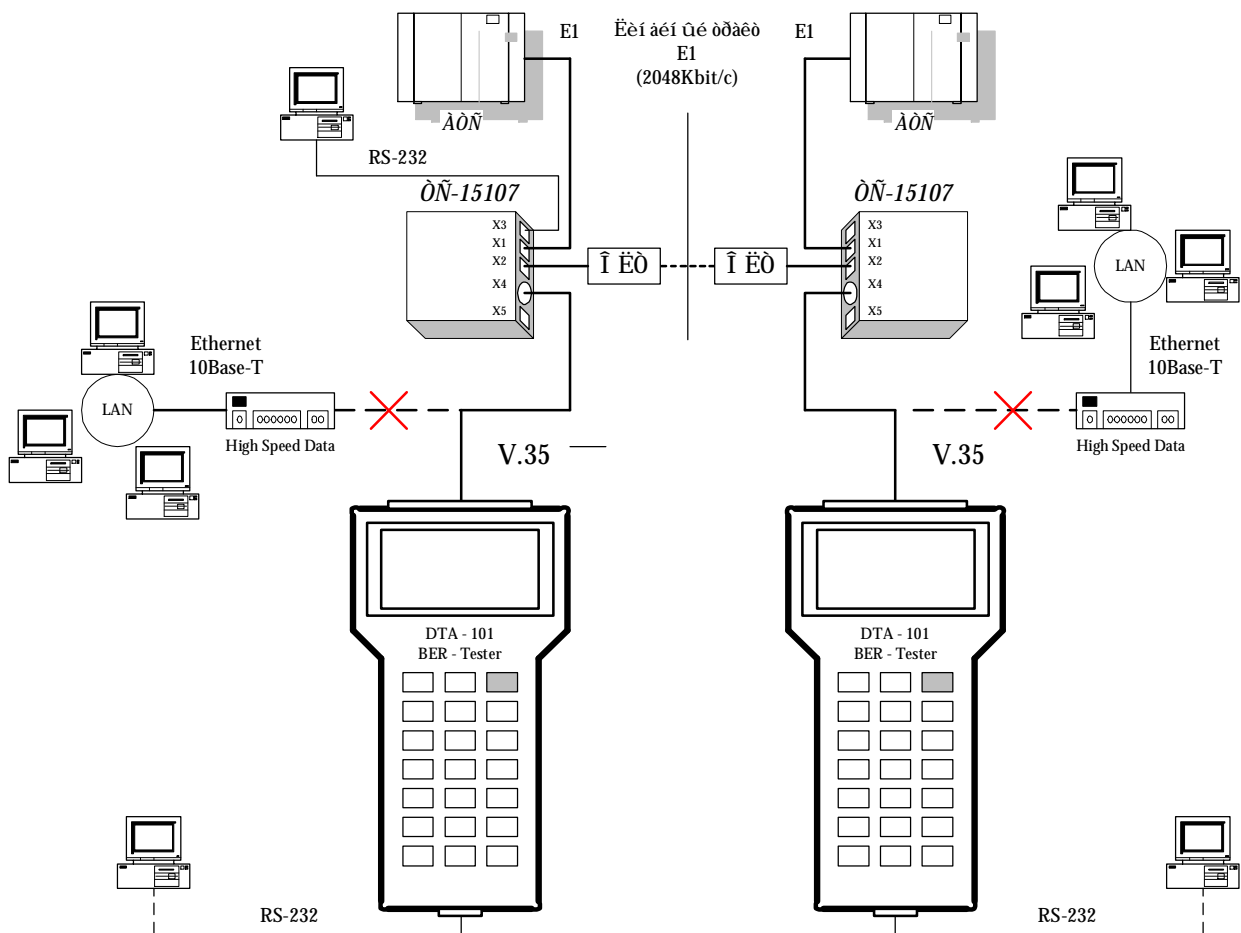


Рисунок 4. Тестирование по маршруту перед членскими с использованием двух тестеров противоположных концов.

2.3.2 Общие принципы использования тестуры и индикации.

2.3.2.1 Включение/выключение тестера выполняется нажатием клавиши "Start" на тестуре тестера.

2.3.2.2 Информация на строчный жидкокристаллический модуль выводится строками.

2.3.2.3 В тестере реализована трехуровневая система выбора строк. Выбор строк осуществляется согласно заданию, высвечивающимся на ЖКИ. Возврат к предыдущим строкам выполняется нажатием клавиши **Space**.

2.3.3 После включения питания тестера на ЖКИ выводится информационная строка, показанная ниже:

				D	T	A	-	1	0	1		v	1	.	1			
				B	E	R	-		T	e	s	t	e	r				
				(	3	4	2	2	)	2	0	-	8	3	-	2	1	
				w	w	w	.	l	i	n	t	s	.	b	y	.	r	u

После чего, нажатием любой клавиши тестуры (кроме **Start**) осуществляется вход в главное меню.

				Г	л	а	в	н	о	е		м	е	н	ю	:	
				F	1		-		Н	а	с	т	р	о	й	к	и
				F	2		-		П	р	о	с	м	о	т	р	
				F	3		-		П	р	о	т	о	к	о	л	

Из строки главного меню пользователь может осуществить по клавишам:

F1 – настройку параметров работы прибора ;

F2 – просмотр текущего состояния тестируемого интерфейса ;

F3 – запуск или остановку ведения протокола испытаний.

2.3.4 Настройка параметров работы прибора.

При нажатии клавиши F1 на строке главного меню осуществляется вход в строку «Настройка».

				Н	а	с	т	р	о	й	к	и	:				
				F	1		-		И	н	т	е	р	ф	е	й	с
				F	2		-		В	и	д		П	С	П		
				F	3		-		П	р	о	т	о	к	о	л	

F1 – «Интерфейс» – строка позволяет установить следующие параметры тестируемого интерфейса :

## БИСЕ. 469435.054 РЭ

- скорость перед чиданных;
- синхронизация передвемых и получаемых данных;
- управляющие сигналы готовности.

F2 – «Вид ПСП» – страница позволяет задать данные передвемые тестером в линию связи:

- ПСП 2<sup>9</sup>-1;
- Все 1 (6 бит 11111111);
- Все 0 (6 бит 00000000);
- детерминированный 6 бит (задается пользователем).

F3 – «Протокол» - страница позволяет установить время ведения протокола и разрешить его запись в энергонезависимую память для последующего просмотра.

### 2.3.4.1 Настройка параметров тестируемого интерфейса

При нажатии клавиши F1 на странице «Настройка» устанавливается следующая страница:

				И	н	т	е	р	ф	е	й	с	:			
F	1	-	С	к	о	р	о	с	т	ь						
F	2	-	С	и	н	х	р	о	н	и	з	а	ц	и	я	
F	3	-	У	п	р	а	в	.	с	и	г	н	а	л	ы	

Далее при нажатии клавиши F1 осуществляется переход на страницу задания скорости:

				С	к	о	р	о	с	т	ь	:				
		2	x	6	4	K	=	1	2	8	K					

Расчет скорости осуществляется путем умножения на 64 вводимого с клавиатуры числа. Установка скорости завершается нажатием клавиши "Enter".

При нажатии клавиши F2 осуществляется переход на страницу задания синхронизации передатчика и приемных.

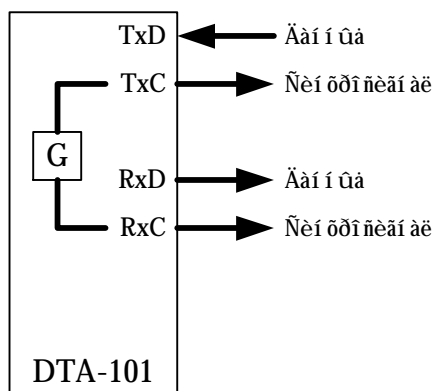


Синхронизация:									
F1	-	Прием							
F2	-	Передача							

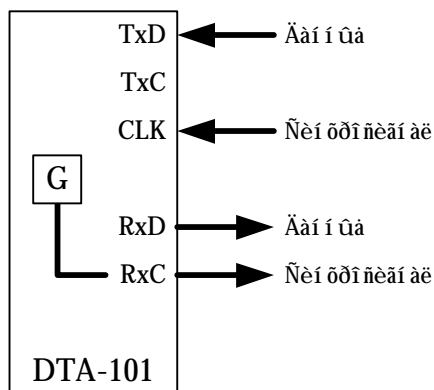
Частота приема:					Частота передачи				
F1	-	Внутренняя*	F1	-	Внутренняя*				
F2	-	Внешняя	F2	-	Внешняя				
F3	-	Без инверс.							

Возможные режимы работы прибор, выбираемые данными страницами, показаны ниже:

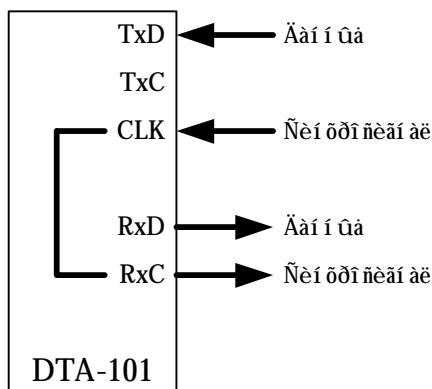
а) РЕЖИМ DCE противонаправленный  
(прием – внутренняя, передача – внутренняя)



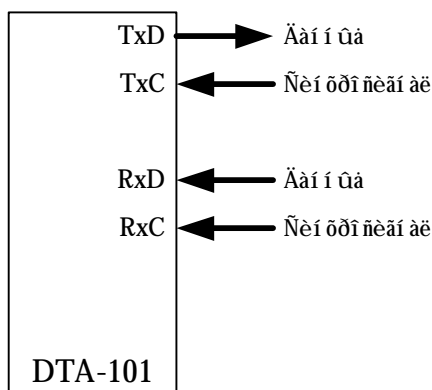
б) РЕЖИМ DCE сон направленный  
(прием – внешняя, передача – внутренняя)



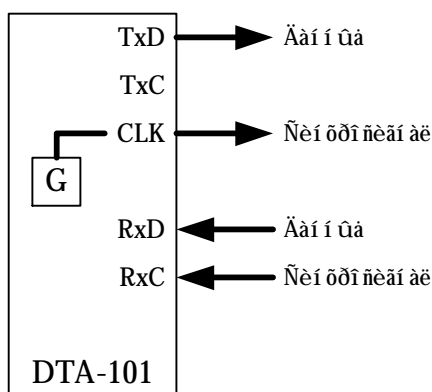
в) РЕЖИМ DCE сон пр вленный (з хв т)  
 (прием – внешняя; перед ч – внешняя)



г) РЕЖИМ DTE противон пр вленный  
 (прием – внешняя; перед ч – внешняя)



д) РЕЖИМ DTE сон пр вленный  
 (прием – внешняя; перед ч – внутренняя)



Н стр нице прием по н ж тию кл виши F2 возможн инверсия ч стоты  
 принимаемого сигн л . Д нный режим может использов ться при тестиров нии  
 противон пр вленных синхронных интерфейсов н длинных к белях.

При нажатии клавиши F3 на странице Интерфейс осуществляется переход на страницу задания управляющих сигналов, которая позволяет установить или снять сигналы готовности, формируемые тестером в зависимости от режима работы интерфейса DTE или DCE.

Сигналы (DCE / DTE)									
F1	-	CTS / RTS	On						
F2	-	DSR / DTR	On						
F3	-	DCD / - - -	OFF						

2.3.4.2 Установка вида передатчика в линию данных.

При нажатии клавиши F2 на странице «Настройки» устанавливается следующая страница:

F1	-	ПСП	511			*
F2	-	Все	1			
F3	-	Все	0			
F4	-	Задать				

По нажатию клавиши F1 - прибором формируется передатчик сигнала ПСП со структурой 2<sup>9</sup>-1. При заданном режиме возможно отслеживание ошибок в последовательности принятых данных и ведение протокол тестирования.

По нажатию клавиши F2 - прибором формируется передатчик сигнального уровня «Все 1».

По нажатию клавиши F3 - прибором формируется передатчик сигнального уровня «Все 0».

По нажатию клавиши F4 - пользователю предлагается ввести детерминированный байт передатчика:

Задать байт:									
		0	0	0	0	1	1	0	0

Ввод пользовательского байта завершается нажатием клавиши «Enter».

2.3.4.3 Установка времени ведения протокола и разрешения его записи в энергонезависимую память.

При нажатии клавиши F3 на странице «Настройки» устанавливается следующая страница:

		В	е	с	т	и		п	р	о	т	о	к	о	л	:
				0	0	h	:	1	5	m						
		З	а	п	и	с	ь		в	о		ф	л	е	ш	:
F1		-		В	ы	к	л	ю	ч	е	н	а				

Дня страниц позволяет установить длительность сеансов измерений. Максимальная длительность 24 час. Длительность задается путем набора на странице цифрами количества часов и минут. Ввод часов, затем минут заканчивается нажатием клавиши «Enter».

Для сохранения протокола тестирования необходимо перед его запуском рассмотреть запись результатов в энергонезависимую память путем нажатия клавиши F1.

### 2.3.5 Просмотр результатов тестирования.

При нажатии клавиши F2 на странице главного меню устанавливается страница «Просмотр».

F1		-		О	ш	и	б	к	и						
F2		-		И	н	т	е	р	ф	е	й	с			
F3		-		Л	и	н	и	я							
F4		-		Е	В	,	Е	С	,	С	Е	С			

#### 2.3.5.1 Просмотр ошибок.

F1 – «Ошибки» – страница отображает:

		П	С	П			0	0	:	0	1	:	2	3
		О	ш	и	б	к	и	:						4
				3	.	7	6	5	0	6	0	E	-	7
				П	р	и	е	м		О	К			

а) наличие тестера в режиме ведения протокола или получения результатов тестирования в реальном времени;

б) вид переданных в линию данных при получении результатов тестирования в реальном времени;

в) время ведения сеанса измерения после запуска протокола или нажатия клавиши «Enter».

г) количество битовых ошибок в принимаемой ПСП;

д) коэффициент ошибок;

е) наличие возможных в ней приведенных в таблице 7.

Т блиц 7

Состояния прибор	Примеч ние
«Нет синхронизм »	Отсутствие входных д нных в форм те ПСП 2 <sup>9</sup> -1.
«Битовые ошибки»	Обн ружение битовых ошибок в приним емых д нных.
«Нет вх. ч стоты»	Отсутствие внешней ч стоты приним емых д нных. При выборе внешней синхрониз ции н прием.
«Нет вых. ч стоты»	Отсутствие внешней ч стоты для перед в емых д нных. При выборе внешней синхрониз ции н перед чу.
«Прием ОК»	Н личие н входе прибор д нных в форм те ПСП 2 <sup>9</sup> -1.

Н ходясь н стр нице «Ошибки», и сним я результ ты тестиров ния в режиме ре льного времени, пользов тель может осуществлять следующее упр вление:

- кл вишей «Enter» à

сбр сыв ть и ост н влив ть счетчик ошибок;

- кл вишей «\*» à

вводить единичные ошибки в перед в емую ПСП для проверки пр вильного функциониров ния прибор . Единичные ошибки вводятся к ждую секунду. Однокр тное н ж тие кл виши «\*» приводит к включению д нного режим , последующее - к его выключению.

Появление в рийных состояний и ошибок в приним емом сигн ле сопроводд ются звуковым сигн лом только н стр нице «Ошибки».

### 2.3.5.2 Просмотр состояния сигн лов упр вления интерфейсов.

F2 – «Интерфейс» – стр ниц отобр ж ет:

- а) тип тестируемого интерфейс (согл сно подключенному к белю);
- б) режим р боты интерфейс (DTE или DCE);
- в) состояние входных сигн лов готовности тестируемого интерфейс .

Т	и	п	и	н	т	е	р	ф	е	й	с	а	:
			V	.	3	5		D	T	E			
R	T	S	:		D	T	R	:		D	C	D	:
	O	n			O	f	f				O	n	

### 2.3.5.3 Просмотр состояния линии и приема.

F3 – «Линия» – страница отображает:

- а) частоту приема данных;
- б) состояние линии по приему и данный момент времени.

В	х	о	д	н	а	я		ч	а	с	т	о	т	а	:
R	X	C			-		1	2	8	.	0	0	0	K	
С	о	с	т	о	я	н	и	е		л	и	н	и	и	:
				0	0	1	1	0	0	0	0				

Находясь на странице «Линия», и работая в режиме передачи в линию детерминированного бита, пользователь может осуществлять следующее управление:

- клавишей “+”

осуществлять сдвиг на дисплее принятого бита каждым жатием на один бит.

### 2.3.5.4 Просмотр показателей ошибок тестируемого канала

F4 – «EB, ES, SES» – страница отображает следующие показатели ошибок:

							0	0	:	0	1	:	2	4
			E	B	:					4				
			E	S	:					2				
			S	E	S	:				1				

а) Блок с ошибками (Errored Block) – EB – блок, в котором один или несколько битов, входящих в блок, являются ошибочными;

б) Секунда с ошибками (Errored Second) – ES – период в одну секунду с одним или несколькими ошибочными блоками;

в) Секунда, пораженная ошибками (Severely Errored Second) – SES – период в 1 секунду, содержащий ≥30% блоков с ошибками (EB) или, по крайней мере, один период с серьезными нарушениями (потеря синхронизма).

### 2.3.6 Ведения протокол испытаний.

При нажатии клавиши F3 на странице главного меню устанавливается страница «Протокол».

			Д	л	я		н	а	ч	а	л	а			
п	р	о	т	о	к	о	л	и	р	о	в	а	н	и	я
			н	а	ж	м	и	т	е		Е	n	t	e	r
З	а	п	и	с	ь		в	к	л	ю	ч	е	н	а	

Однократное нажатие клавиши «Enter» разрешает запуск сеанса измерения и занесения результатов в энергонезависимую память. При начале протоколирования результаты измерения блокируются веткой страницы главного меню «Нстройка».

При последующем нажатии клавиши «Enter» на данной странице ведение протокола блокируется и разрешается доступ ко всем страницам меню «Нстройка».

## 2.4. Связь ВЕР-тестер «ДТА-101» с внешней ПЭВМ

2.4.1 Соединить шнуром последовательный порт RS-232 тестера с последовательным портом ПЭВМ. Соединение выполняйте при выключенном питании тестера и выключенном питании ПЭВМ.

2.4.2 Включите питание тестера и ПЭВМ.

2.4.3 Установите в ПЭВМ дискету с программным обеспечением

2.4.4 Для просмотра результатов и получения отчета загрузите программу.

В качестве руководства пользователя используйте справочную систему «Помощь».